

MOS-Schaltkreise

MOS circuits

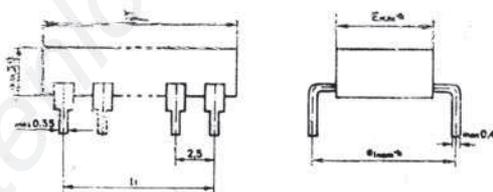
Grenzdaten max. ratings	bei at	$\vartheta_a = 0 \dots 70^\circ\text{C}$	Betriebsbedingungen operating conditions	Informationsdaten electrical characteristics			
U_1	=	$-31 \dots +0,3\text{ V}$	$-U_1$	=	$25 \dots 28\text{ V}$	$-U_{OL}$	$\geq 10\text{ V}$
U_2	=	$-31 \dots +0,3\text{ V}$	$-U_2$	=	$11,5 \dots 13,5\text{ V}$	$-U_{OH}$	$\leq 1\text{ V}$
U_i	=	$-25 \dots +0,3\text{ V}$	ϑ_a	=	$0 \dots +70^\circ\text{C}$	$-U_{iL}$	$\geq 9\text{ V}$
						$-U_{iH}$	$\leq 2\text{ V}$

Typ	Art	description
U 111 D	Siebenstufiger maskenprogrammierter Frequenzteiler. Teilverhältnis jeder Teilerstufe nach Kundenangaben von 2...16 programmiert	seven-stage mask-programmed frequency divider. The division ratio of every divider stage will be programmed from 2 to 16 by user specifications
U 121 D	Synchroner 4-bit-BCD-Vor-/Rückwärtszähler mit Zwischenspeicher und 7-Segment-Decoder	synchronous 4-bit BCD-decade up/down counter with buffer store and 7-segment decoder
U 122 D	Synchroner 4-bit-Vor-/Rückwärts-Binärzähler mit Zwischenspeicher und binärer sowie negierter binärer Ausgabe	synchronous 4-bit-binary up/down counter with buffer store and binary and invert-binary output

Mikroprozessor

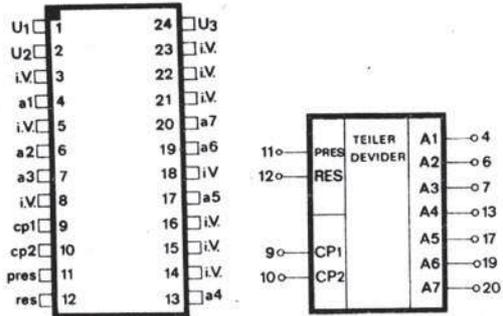
Microprocessor

<p>U 808 D Vollständige Verarbeitungseinheit (ZVE) in p-Kanal-MOS-SG-Technologie für den Einsatz in Mikrorechnern.</p> <ul style="list-style-type: none"> – 8 bit-Parallel-ZVE auf einem Chip – 48 Basisbefehle – maximale Taktfrequenz 500 kHz – Befehlsausführungszeit typ 20 μs – Eingänge und Takt TTL-kompatibel – Ausgänge low-power-TTL-kompatibel – direkt adressierbare Speicherkapazität von 16 K Worten – beliebige Erweiterung der Speicherkapazität durch programmunterstützten Speicher-Bank-Betrieb – 8-stufiger 14 bit Adressen-Stapel-Speicher mit 7 nutzbaren Speicherebenen – 7 frei verfügbare Datenregister – Interrupt – Möglichkeit 	<p>Complete central processor unit (CPU) fabricated in p-channel-MOS-silicon-gate-technology for application in microcomputers.</p> <ul style="list-style-type: none"> – 8-bit-parallel-CPU on a single chip – 48 basic instructions – maximum clock frequency 500 kHz – typical instructions cycle time 20 μs – inputs and-clocks TTL-compatible – outputs low-power TTL-compatible – direct adressable memory of 16 K words – indefinite expansion of memory capacity through program supported memory-bank-operating – 8 grading 14-bit address stack with seven memory levels – 7 free available data registers – interrupt capability
--	---

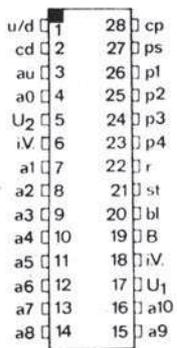


Pin-Anzahl
number
of pins

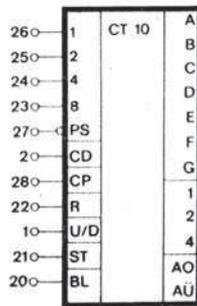
n	I_1	I_{2max}	b	Typ
18	20	24,5	7,5	U 808 D
24	27,5	32,0	15,0	U 111 D
28	32,5	37,0	15,0	U 121 D, U 122 D



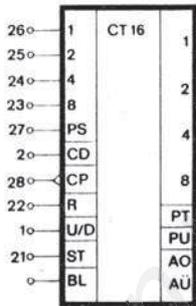
U 111 D



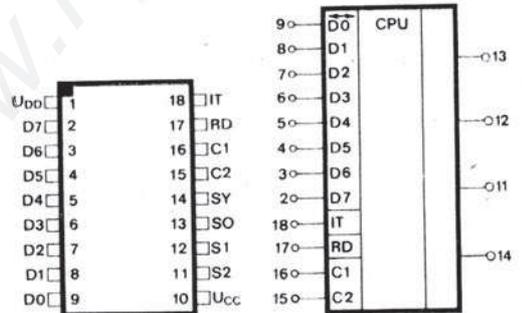
U 121 D, U 122 D



U 121 D



U 122 D



U 808 D

